

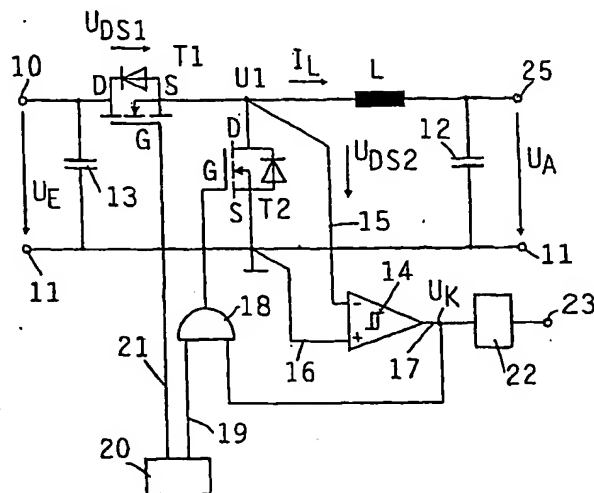
<p>(51) Internationale Patentklassifikation <sup>7</sup> : H02M 3/158</p>	<p>A1</p>	<p>(11) Internationale Veröffentlichungsnummer: WO 00/16469</p>	
<p>(21) Internationales Aktenzeichen: PCT/DE99/02810</p> <p>(22) Internationales Anmeldedatum: 4. September 1999 (04.09.99)</p> <p>(30) Prioritätsdaten: 198 41 341.6 10. September 1998 (10.09.98) DE</p> <p>(71) Anmelder (für alle Bestimmungsstaaten ausser US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 20, D-70442 Stuttgart (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (nur für US): DITTMER, Bernd [DE/DE]; Mühlhäuser Strasse 50, D-71640 Ludwigsburg-Ossweil (DE). GRONBACH, Roman [DE/DE]; Banater Strasse 43, D-70825 Korntal (DE).</p>		<p>(43) Internationales Veröffentlichungsdatum: 23. März 2000 (23.03.00)</p>	
		<p>(81) Bestimmungsstaaten: JP, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht Mit internationalem Recherchenbericht. Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.</p>	

(54) Title: STEP-DOWN CONSTANT-CURRENT TRANSFORMER

**(54) Bezeichnung: ABWÄRTS-DROSSELWANDLER**

**(57) Abstract**

The invention relates to a step-down constant-current transformer which in the series arm, downstream of the input (10), has a controllable switch (T1) connected in series to an inductor coil (L) and a capacitor (12) in the transverse arm at the output (25), a free-wheeling diode being provided for in the transverse arm upstream of the inductor coil (L). According to the invention, instead of the free-wheeling diode a second controllable switch (T2) is provided for in the transverse arm upstream of the inductor coil, both controllable switches being MOSFET transistors. A regulator (20), especially a pulse-width regulator, for the MOSFET transistors is also provided for. The voltage is monitored by the MOSFET transistor (T2) in the transverse arm to detect a reverse current, i.e. a current flowing through the inductor coil from the output (25) towards the input (10), or the voltage potential ( $U_1$ ) at the centre tap of the half-bridge formed by the two MOSFET transistors. To this end a comparator (14) and an AND circuit (18) are provided for, which if such a reverse current arises block the MOSFET transistor (T2) at the transverse arm so as to prevent the passage of said reverse current.



# (57) Zusammenfassung

Ein Abwärts-Drosselwandler enthält im Längsweig hinter dem einen Eingang (10) einen steuerbaren Schalter (T1) in Reihe mit einer Drossel (L) und einem Kondensator (12) im Querzweig am Ausgang (25), wobei im Querzweig vor der Drossel (L) eine Freilaufdiode vorgesehen ist. Erfindungsgemäß ist anstelle der Freilaufdiode im Querzweig vor der Drossel ein zweiter steuerbarer Schalter (T2) vorgesehen. Beide gesteuerte Schalter sind MOSFET-Transistoren. Eine Steuerung (20), insbesondere eine Puls-Weiten-Steuerung, ist für die MOSFET-Transistoren vorgesehen. Die Spannung über dem MOSFET-Transistor (T2) im Querzweig wird daraufhin überwacht, ob ein Rückwärtsstrom, d.h. ein Strom durch die Drossel in Richtung vom Ausgang (25) zum Eingang (10) des Drosselwandlers fließt, bzw. das Spannungspotential ( $U_1$ ) an der Mittelanzapfung der aus den beiden MOSFET-Transistoren gebildeten Halbbrücke wird detektiert. Dazu ist ein Vergleich (14) und eine Und-Schaltung (18) vorgesehen, durch die bei Auftreten eines solchen Rückwärtsstromes der MOSFET-Transistor (T2) im Querzweig gesperrt wird, um den Rückwärtsstrom zu verhindern.

## LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Letland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire			PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

5

10

Abwärts-Drosselwandler

15

## Stand der Technik

Die Erfindung geht aus von einem Abwärts-Drosselwandler enthaltend  
hinter dem einen Eingang einen steuerbaren Schalter in Reihe mit  
20 einer Drossel im Längszweig und einen Kondensator im Querzweig am  
Ausgang, der im Oberbegriff des Anspruchs 1 definierten Gattung.

Aus dem Buch „Halbleiter-Schaltungstechnik“ von U. Tietze und Ch.  
Schenck, Springer-Verlag, 9. Auflage 1989, Kapitel 18.6.1, Seite  
25 563 - 566 ist ein Abwärts-Drosselwandler bekannt, der hinter dem  
einen Eingang einen steuerbaren Schalter in Reihe mit einer  
Drossel im Längszweig und einen Kondensator im Querzweig am  
Ausgang enthält, wobei im Querzweig vor der Drossel eine  
Freilaufdiode vorgesehen ist. Der Abwärts-Drosselwandler wird zum  
30 Umsetzen einer Eingangs-Gleichspannung in eine andere, niedrigere  
Ausgangs-Gleichspannung eingesetzt. Wegen des einfachen Aufbaus  
und des hohen Wirkungsgrads wird dieser Wandler bevorzugt in  
Kraftfahrzeugen verwendet. Ein Problem bei diesem bekannten

Abwärts-Drosselwandler besteht im sogenannten lückenden Betrieb, wenn der Ausgangsstrom kleiner als der halbe mittlere Laststrom ist.

- 5 Dieses Problem tritt insbesondere bei solchen Abwärts-Drosselwandlern auf, bei denen die Freilaufdiode im Querzweig durch einen steuerbaren Schalter zur Erhöhung des Wirkungsgrads und zur Bildung eines Synchrongleichrichters ersetzt ist. Beim Wandler mit Synchrongleichrichter treten zeitweilig
- 10 Rückwärtsströme auf, die vom Ausgang in Richtung Eingang durch die Drossel fließen und auch den Ausgangskondensator entladen. Dies führt somit sowohl zu einer Verschlechterung des Wirkungsgrads als auch zu einer Erhöhung der Ausgangswelligkeit.
- Eine solche Anordnung ist der Anmelderin als interner Stand der
- 15 Technik bekannt, jedoch druckschriftlich nicht belegbar.

- Zur Vermeidung der Rückwärtsstromes durch den Synchrongleichrichter, ist es möglich, dieses während des Rückwärtsstromes abzuschalten. Dazu ist es allerdings notwendig,
- 20 die Stromrichtung zu erkennen. Eine Stromrichtungserkennung kann herkömmlich über eine Strommessung erfolgen, beispielsweise mittels eines Shunts oder eines Stromwandlers. Hierbei muss allerdings unter Umständen eine Reduzierung des Ausgangssignalbereichs in Kauf genommen werden, da der
- 25 Meßverstärker den positiven und den negativen Strombereich anzeigt. Dieses ist besonders bei solchen Schaltungen von Nachteil, die mit einer unipolaren Spannungsversorgung, beispielsweise in Kraftfahrzeugen, betrieben werden.
- 30 Es ist Ziel der erfindungsgemäßen Schaltungsanordnung die Stromrichtungserkennung ohne die geschilderten Nachteile zuverlässig und mit geringem Aufwand durchzuführen, und Rückwärtsströme im Abwärts-Drosselwandler zu vermeiden.

## Vorteile der Erfindung

- Der erfindungsgemäß gestaltete Abwärts-Drosselwandler hat den  
5 Vorteil, mit einfachen Mitteln die Erkennung des Auftretens von Rückwärtsstrom zu gewährleisten und die Möglichkeit zu schaffen, das Fließen dieses Rückwärtsstromes zu vermeiden bzw. zu unterbinden.
- 10 Gemäß der Erfindung wird dies prinzipiell dadurch erreicht, daß anstelle der Freilaufdiode im Querzweig vor der Drossel zur Bildung eines „Synchrongleichrichters“ ein zweiter steuerbarer Schalter vorgesehen ist, beide gesteuerte Schalter aus MOSFET-Transistoren bestehen, eine Steuerung, insbesondere eine Puls-  
15 Weiten-Steuerung, für die MOSFET-Transistoren vorgesehen ist, die Spannung über dem MOSFET-Transistor im Querzweig daraufhin überwacht wird, ob ein Rückwärtsstrom, d.h. ein Strom durch die Drossel in Richtung vom Ausgang zum Eingang des Drosselwandlers fließt, bzw. das Spannungspotential an der Mittelanzapfung der aus  
20 den beiden MOSFET-Transistoren gebildeten Halbbrücke detektiert wird, und bei Auftreten eines solchen Rückwärtsstromes der MOSFET-Transistor im Querzweig gesperrt wird, um den Rückwärtsstrom zu verhindern.
- 25 Durch die in den weiteren Ansprüchen niedergelegten Maßnahmen sind vorteilhafte Weiterbildungen und Ausgestaltungen sowie Verbesserungen des im Anspruch 1 angegebenen Abwärts-Drosselwandlers möglich.
- 30 In einer besonders zweckmäßigen Ausgestaltung der Erfindung ist zur Spannungsdetektion ein Vergleicher vorgesehen, der die Spannungspotentiale an den Drain- und Source-Anschlüssen des MOSFET-Transistors im Querzweig miteinander vergleicht und dann

ein steuerndes Ausgangssignal abgibt, wenn das Spannungspotential am Drain-Anschluß höher ist als am vorzugsweise auf Massepotential liegendem Source-Anschluß ist.

- 5 Gemäß einer vorteilhaften Weiterbildung dieser zweckmäßigen Ausgestaltung der Erfindung ist eine Freigabelogik für den Synchrongleichrichter vorgesehen, durch den das Ausgangssignal des Vergleichers mit dem für das Gate des im Querzweig liegenden MOSFET-Transistor bestimmten Ausgangssignal der Steuerung
- 10 verknüpft wird. In einfacher Ausgestaltung ist die Freigabelogik eine Und-Schaltung, der das Gate-Ansteuersignal für das Gate des im Querzweig liegenden MOSFET-Transistors und das Ausgangssignal des Vergleichers als Eingangssignale zugeführt werden.
- 15 In weiterer vorteilhafter Ausgestaltung, ist als Vergleicher ein Operationsverstärker oder Komparator vorgesehen, dem am invertierenden Eingang das Spannungspotential am Drain-Anschluß des im Querzweig liegenden MOSFET-Transistors und am nichtinvertierenden Eingang das Spannungspotential des auf
- 20 Massepotential liegenden Source-Anschlusses des im Querzweig liegenden MOSFET-Transistors zugeführt wird.

In vorteilhafter Ausgestaltung und Verbesserung dieses Ausführungsbeispiels der Erfindung wird Ausgangssignal des

25 Vergleichers in einem Speicherelement gespeichert und auch für weitere Anwendungszwecke zur Verfügung gestellt ist, insbesondere einem Mikrokontroller. Damit können beispielsweise Diagnosezwecke erfüllt und Systemzustände ermittelt werden.

- 30 In weiterer Verbesserung dieses Ausführungsbeispiels ist in einem Querzweig vor dem im Längszweig liegenden steuerbaren MOSFET-Transistor ein Kondensator zwischen dem positiven Eingang und dem Massepotential vorgesehen. Mit diesem Eingangskondensator wird

eine Glättung der Eingangsgleichspannung und ein Schutz vor Überspannungen erreicht.

Der erfindungsgemäß gestaltete Drosselwandler wird besonders  
5 vorteilhaft in Parallelschaltung mehrerer Leistungsmodule  
verwendet. Entsprechend einer weiteren sehr vorteilhaften  
Verwendung wird er zur Bildung von verschachtelten  
Tiefsetzstellern (Interleaved Buck Converter), bei denen die  
einzelnen Leistungsmodule phasenversetzt angesteuert werden,  
10 verwendet.

#### Zeichnung

Die Erfindung ist anhand eines in der Zeichnung dargestellten  
15 Ausführungsbeispiels in der nachfolgenden Beschreibung näher  
erläutert. Es zeigen:

Fig. 1        schematisch das Prinzipschaltbild eines  
Ausführungsbeispiels des erfindungsgemäßen Abwärts-  
20 Drosselwandlers mit Synchrongleichrichter und  
Rückwärtsstromerkennung,

Fig. 2        schematisch die zeitlichen Verläufe verschiedener  
Spannungen und Ströme im Abwärts-Drosselwandler gemäß  
25 der Erfindung bei nicht lückendem Betrieb, und

Fig. 3        schematisch die zeitlichen Verläufe verschiedener  
Spannungen und Ströme im Abwärts-Drosselwandler gemäß  
der Erfindung bei lückendem Betrieb,  
30 Rückwärtsstromerkennung und Sperrung des Transistors im  
Querzweig.

## Beschreibung des Ausführungsbeispiels

In Fig. 1 ist ein Ausführungsbeispiel anhand des Prinzipschaltbilds dargestellt. Der erfindungsgemäß gestaltete Abwärts-Drosselwandler enthält einen steuerbaren Schalter T1 in Reihe mit einer Drossel L im Längszweig. Der Längszweig erstreckt sich zwischen einem ersten Eingang 10 und einem Ausgang 25. Zwischen dem ersten Eingang 10 und einem zweiten Eingang 11 steht eine Eingangsgleichspannung  $U_E$  an. Diese Eingangsgleichspannung  $U_E$  kann z.B. die Batterie-Spannung eines Kraftfahrzeuges sein. Der zweite Eingang 11 ist z.B. auf Massepotential gelegt und bildet im dargestellten Ausführungsbeispiel auch den zweiten Ausgangspol. Zwischen dem Ausgang 25 und dem Pol 11 steht über einen dazwischen in einem Querszweig am Ausgang 25 vorgesehenen Kondensator 12, auch als Ausgangskondensator bezeichnet, die Ausgangsgleichspannung  $U_A$  an. Im Querszweig vor der Drossel L ist ein zweiter steuerbarer Schalter T2 vorgesehen. Weiterhin ist in einem Querszweig vor dem ersten steuerbaren Schalter T1 ein Kondensator 13, auch als Eingangskondensator bezeichnet, vorgesehen. Dieser erfüllt Glättungs- und Schutzfunktionen.

Die beiden gesteuerten Schalter T1 und T2 sind Transistoren und zwar insbesondere MOSFET-Transistoren. Die Durchlaß-Charakteristik von solchen MOSFET-Transistoren ist in beiden Stromflußrichtungen, Drain nach Source und Source nach Drain, im wesentlichen gleich. Die Durchlaßeigenschaft in Richtung von der Source zur Drain ist durch die Diode dargestellt, die diese an sich parasitäre Eigenschaft darstellt.

Gemäß der Erfindung wird zur Vermeidung von Rückwärtsströmen, d.h. von Strömen die entgegengesetzt dem gemäß Pfeil  $I_L$  eingezeichneten Last- oder Drosselstrom  $I_L$  durch die Drossel L fließen, das Spannungspotential  $U_1$  am Verbindungspunkt der aus den beiden



Transistoren T1 und T2 gebildeten Halbbrücke überwacht. Oder mit anderen Worten, es wird die Spannung  $U_{DS2}$  über der Drain-Source-Strecke des Transistors T2 detektiert.

- 5 Entsprechend dem dargestellten Ausführungsbeispiel wird zu dieser Spannungsdetektierung ein Vergleicher 14 eingesetzt, der insbesondere ein Operationsverstärker oder ein Komparator mit Hysterese verschaltet als Schmitt-Trigger, sein kann, das Spannungspotential U1 an der Mittelanzapfung der aus den beiden
- 10 Transistoren T1 und T2 gebildeten Halbbrücke mit dem am gemeinsamen Ein- und Ausgangspol 11 anliegenden Spannungspotential, im dargestellten Ausführungsbeispiel dem Massepotential, vergleicht. Dazu ist die Mittelanzapfung mit der Spannung U1 über eine Leitung 15 mit dem invertierenden Eingang
- 15 (-) des Vergleichers 14 und das Potential des gemeinsamen Pols 11 über eine Leitung 16 mit dem nichtinvertierenden Eingang (+) des Vergleichers verbunden. Am Ausgang 17 des Vergleichers steht das Signal  $U_K$  an. Dieses Signal  $U_K$  steht dann an, wenn das Spannungspotential am Drain-Anschluß D des als
- 20 Synchrongleichrichter arbeitenden zweiten Transistor T2 höher ist als an dessen auf Massepotential liegendem Source-Anschluß S.

- Der Ausgang 17 des Vergleichers 14 wird als Eingangssignal auf eine Freigabelogik 18 für den Synchrongleichrichter T2 gegeben.
- 25 Ein weiteres Eingangssignal dieser insbesondere aus einer logischen Und-Schaltung 18 bestehenden Freigabelogik, ist das Gatesteuersignal auf Leitung 19, das von einer Steuerung 20 erzeugt wird. Die Steuerung 20 erzeugt auch das Gatesteuersignal für den Transistor T1 im Längszweig, das dessen Gate G auf einer
- 30 Leitung 21 zugeführt wird. Die Steuerung 20 ist insbesondere eine Puls-Weiten-Modulation oder Puls-Frequenz-Modulation und stellt dementsprechend die Ansteuersignale für das Ein- und Ausschalten der beiden MOSFET-Transistoren T1 und T2 zur Verfügung.

Das Ausgangssignal  $U_k$  des Vergleichers 14 kann auf Leitung 17 auch einem Speicherelement 22, welches z.B. aus einem Latch oder einem Flip-Flop bestehen kann, zugeführt werden. Am Ausgang 23 steht  
5 somit dieses Signal  $U_k$  für Diagnosezwecke und für Zwecke der Bestimmung von Systemzuständen zur Verfügung, welche insbesondere mit Hilfe eines Mikrokontrollers ermittelt werden können.

Anhand der Diagramme der Fig. 2 und 3 wird nachfolgend die  
10 Arbeits- und Wirkungsweise des erfindungsgemäß gestalteten Abwärts-Drosselwandlers näher erläutert. Fig. 2 zeigt schematisch die zeitlichen Verläufe verschiedener Spannungen und Ströme im Abwärts-Drosselwandler gemäß der Erfindung bei nicht lückendem, normalen Betrieb und Fig. 3 zeigt schematisch die zeitlichen  
15 Verläufe derselben verschiedenen Spannungen und Ströme im Abwärts-Drosselwandler gemäß der Erfindung bei lückendem Betrieb, sowie die erfindungsgemäße Rückwärtsstromerkennung und die Sperrung des Transistors T2 im Querzweig durch den zeitweise aktiven  
Vergleicher 14.

20

Im Diagramm A ist die Spannung  $U_{G1}$  am Gate G des ersten, im Längszweig liegenden Transistors T1 über der Zeit t dargestellt. Im Diagramm B ist die Spannung  $U_{G2}$  am Gate G des zweiten, im Querzweig liegenden Transistors T2 über der Zeit t dargestellt. Im  
25 Diagramm C ist die Ausgangsspannung  $U_k$  des Vergleichers 14 auf Leitung 17 über der Zeit t dargestellt. Im Diagramm D ist die Spannung  $U_1$  an der Mittelanzapfung der von den beiden Transistoren T1 und T2 gebildeten Halbbrücke über der Zeit t dargestellt. Dabei ist der Wert für  $U_1$  die Differenz der Eingangsspannung  $U_E$  und der  
30 Drain-Source-Spannung  $U_{DS1}$  des ersten Transistors T1,  $U_1 = U_E - U_{DS1}$ . Eingetragen in dieses Diagramm ist weiterhin der Wert der Drain-Source-Spannung  $U_{DS2}$  des zweiten Transistors T2. Im untersten bzw.

letzten Diagramm E ist der Last- oder Drosselstrom  $I_L$  über der Zeit  $t$  dargestellt.

Im Diagramm E der Fig. 2 ist der in etwa dreieckförmige Verlauf  
5 des Last- oder Drosselstroms  $I_L$  dargestellt. Dabei ist durch einen  
Doppelpfeil die Wertspanne des zwischen den Dreiecksspitzen  
auftretenden Spitzen-Spitzen-Stroms  $I_{ss}$  und der sich ergebende  
mittlere Laststrom  $I_{Lm}$  gestrichelt eingetragen. Bei diesem  
dargestellten Fall von Normalbetrieb sinkt der Wert des Last- oder  
10 Drosselstromes  $I_L$  nicht unter den Wert Null, es tritt also kein in  
entgegengesetzter Richtung fließender Strom auf.

Im Gegensatz dazu ist im Diagramm E der Fig. 3 der Fall  
dargestellt, bei dem zeitweise der Last- oder Drosselstrom  $I_L$  im  
15 positiven Bereich aussetzt bzw. lückt. Dies ist dann der Fall,  
wenn der mittlere Last- oder Drosselstrom  $I_{Lm}$  kleiner als der halbe  
Wert des Spitzen-Spitzen-Stroms  $I_{ss}$  wird. Dies ist gestrichelt  
eingetragen.

20 Im Diagramm E von Fig. 2 sind die Zeiten eingetragen, in denen der  
erste Transistor T1 leitend geschaltet ist, nämlich während  $t_1$ , in  
der die Gatespannung  $U_{G1}$  hoch ist, und in denen der zweite  
Transistor T2 leitend geschaltet ist, nämlich  $t_2$ , in der die  
Gatespannung  $U_{G2}$  hoch ist. Bei diesem Normalbetrieb ist die  
25 Ausgangsspannung  $U_K$  des Vergleichers auch immer dann hoch, wenn  
entweder  $U_{G1}$  oder  $U_{G2}$  hoch ist. Die Spannung  $U_{DS2}$  über der Drain-  
Source-Strecke des zweiten Transistors T2 ist dabei jeweils  
negativ, wie in der Fig. 2 gezeigt. Diese Spannung  $U_{DS2}$  wechselt  
dann ihr Vorzeichen, wenn ein Rückwärtsstrom zu fließen beginnt,  
30 bzw. dann, wenn, wie in Fig. 3 dargestellt, der Last- oder  
Drosselstrom  $I_L$  vom Positiven her den Wert Null erreicht. Dann  
ändert sich auch der Wert der Spannung  $U_K$  von hoch auf niedrig und  
während der in Fig. 3 mit dem Bezugszeichen 30 eingezeichneten

Zeit  $t_x$  ist der Vergleichs- 14 in der Weise aktiv, daß über die Und-Schaltung 18 das Gate-Ansteuersignal auf Leitung 19 blockiert wird, so daß das Gate vom zweiten Transistor nicht mehr angesteuert und dieser somit gesperrt ist. Damit wird der  
5 Rückwärtsstrom über den Transistor T2 vermieden, ebenso wie die Nachteile, welche mit einem derartigen Rückwärtsstrom einhergehen.

Der erfindungsgemäß gestaltete Abwärts-Drosselwandler zeichnet sich bei sehr wirksamer Vermeidung von Rückwärtsströmen durch  
10 einen einfachen Schaltungsaufbau aus. Er ist leicht duplizierbar, weist einen geringen Platzbedarf auf und ist gut zu integrieren. Insbesondere dann, wenn zur Steigerung der Ausgangsleistung mehrere Leistungsmodule in Parallelschaltung Verwendung finden, oder beim Einsatz von verschachtelten Tiefsetzstellern  
15 (Interleaved Buck Converter), bei denen die einzelnen Leistungsmodule phasenversetzt angesteuert werden, ist die erfindungsgemäße Feststellung und Vermeidung von Rückwärtsströmen von besonderem Vorteil.

5

## Ansprüche

1. Abwärts-Drosselwandler enthaltend hinter dem einen Eingang  
10 (10) einen steuerbaren Schalter (T1) in Reihe mit einer  
Drossel (L) im Längszweig und einen Kondensator (12) im  
Querzweig am Ausgang (25), wobei im Querzweig vor der Drossel  
(L) eine Freilaufdiode vorgesehen ist, zum Umsetzen einer  
Eingangs-Gleichspannung in eine andere, niedrigere Ausgangs-  
15 Gleichspannung,  
dadurch gekennzeichnet, daß  
anstelle der Freilaufdiode im Querzweig vor der Drossel (L)  
zur Bildung eines Synchrongleichrichters ein zweiter  
steuerbarer Schalter (T2) vorgesehen ist,  
20 beide gesteuerte Schalter aus MOSFET-Transistoren (T1, T2)  
bestehen,  
eine Steuerung (20), insbesondere eine Puls-Weiten-Steuerung,  
für die MOSFET-Transistoren (T1, T2) vorgesehen ist,  
die Spannung über dem MOSFET-Transistor (T2) im Querzweig  
25 daraufhin überwacht wird, ob ein Rückwärtsstrom, d.h. ein  
Strom durch die Drossel (L) in Richtung vom Ausgang (25) zum  
Eingang (10) des Drosselwandlers fließt, bzw. das  
Spannungspotential ( $U_1$ ) an der Mittelanzapfung der aus den  
beiden MOSFET-Transistoren (T1, T2) gebildeten Halbbrücke  
30 detektiert wird, und  
bei Auftreten eines solchen Rückwärtsstromes bzw. kritischen  
Spannungspotentials der MOSFET-Transistor (T2) im Querzweig  
gesperrt wird, um den Rückwärtsstrom zu verhindern.

2. Drosselwandler nach Anspruch 1, dadurch gekennzeichnet, daß zur Spannungsdetektion ein Vergleicher (14) vorgesehen ist, der die Spannungspotentiale an den Drain- und Source-Anschlüssen des MOSFET-Transistors (T2) im Querzweig  
5 miteinander vergleicht und dann ein steuerndes Ausgangssignal abgibt, wenn das Spannungspotential ( $U_1$ ) am Drain-Anschluß (D) höher ist als am vorzugsweise auf Massepotential (11) liegendem Source-Anschluß (S) ist.
- 10 3. Drosselwandler nach Anspruch 2, dadurch gekennzeichnet, daß eine Freigabelogik (18) für den Synchrongleichrichter vorgesehen ist, durch den das Ausgangssignal ( $U_K$ ) des Vergleichers (14) mit dem für das Gate (G) des im Querzweig  
15 liegenden MOSFET-Transistor (T2) bestimmten Ausgangssignal (19) der Steuerung (20) verknüpft wird.
4. Drosselwandler nach Anspruch 3, dadurch gekennzeichnet, daß die Freigabelogik eine Und-Schaltung (18) ist, der das Gate-Ansteuersignal (19) für das Gate (G) des im Querzweig  
20 liegenden MOSFET-Transistors (T2) und das Ausgangssignal (17) des Vergleichers (14) als Eingangssignale zugeführt werden.
5. Drosselwandler nach Anspruch 2 oder einem der Ansprüche 3  
25 oder 4, dadurch gekennzeichnet, daß als Vergleicher ein Operationsverstärker oder Komparator (14) vorgesehen ist, dem am invertierenden Eingang (-) das Spannungspotential ( $U_1$ ) am Drain-Anschluß (D) des im Querzweig liegenden MOSFET-Transistors (T2) und am nichtinvertierenden Eingang (+) das  
30 Spannungspotential des auf Massepotential liegenden Source-Anschlusses (S, 11) des im Querzweig liegenden MOSFET-Transistors (T2) zugeführt wird.

6. Drosselwandler nach Anspruch 2 oder einem der Ansprüche 3 bis 5, dadurch gekennzeichnet, daß das Ausgangssignal ( $U_K$ ) des Vergleichers (14) in einem Speicherelement (22) gespeichert und auch für weitere Anwendungszwecke zur Verfügung gestellt ist, insbesondere einem Mikrokontroller.
7. Drosselwandler nach Anspruch 1 oder einem der Ansprüche 2 bis 6, dadurch gekennzeichnet, daß in einem Querzweig vor dem im Längszweig liegenden steuerbaren MOSFET-Transistor (T1) ein Kondensator (13) zwischen dem positiven Eingang (10) und dem Massepotential (11) vorgesehen ist.
8. Drosselwandler nach einem der vorigen Ansprüche, dadurch gekennzeichnet, daß er in Parallelschaltung mehrerer Leistungsmodule verwendet wird.
9. Drosselwandler nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß er zur Bildung von verschachtelten Tiefsetzstellern (Interleaved Buck Converter), bei denen die einzelnen Leistungsmodule phasenversetzt angesteuert werden, verwendet wird.

10. Verfahren zur Erkennung und Vermeidung von Rückwärtsströmen in einem Abwärts-Drosselwandler, bei welchem ein steuerbarer Schalter in Reihe mit einer Drossel im Längszweig und ein Kondensator im Querzweig am Ausgang vorgesehen ist sowie im Querzweig vor der Drossel eine Freilaufdiode, und der zum Umsetzen einer Eingangs-Gleichspannung in eine andere, niedrigere Ausgangs-Gleichspannung dient,
- dadurch gekennzeichnet, daß anstelle der Freilaufdiode im Querzweig vor der Drossel zur Bildung eines Synchrongleichrichters ein zweiter steuerbarer Schalter verwendet wird, als gesteuerte Schalter MOSFET-Transistoren verwendet werden, eine Steuerung, insbesondere eine Puls-Weiten-Steuerung, die Ansteuerung der MOSFET-Transistoren vornimmt, die Spannung über dem MOSFET-Transistor im Querzweig daraufhin überwacht wird, ob ein Rückwärtsstrom, d.h. ein Strom durch die Drossel in Richtung vom Ausgang zum Eingang des Drosselwandlers fließt, bzw. das Spannungspotential an der Mittelanzapfung der aus den beiden MOSFET-Transistoren gebildeten Halbbrücke detektiert wird, und bei Auftreten eines solchen Rückwärtsstromes bzw. kritischen Spannungspotentials der MOSFET-Transistor im Querzweig gesperrt wird, um den Rückwärtsstrom zu verhindern.



1 / 2

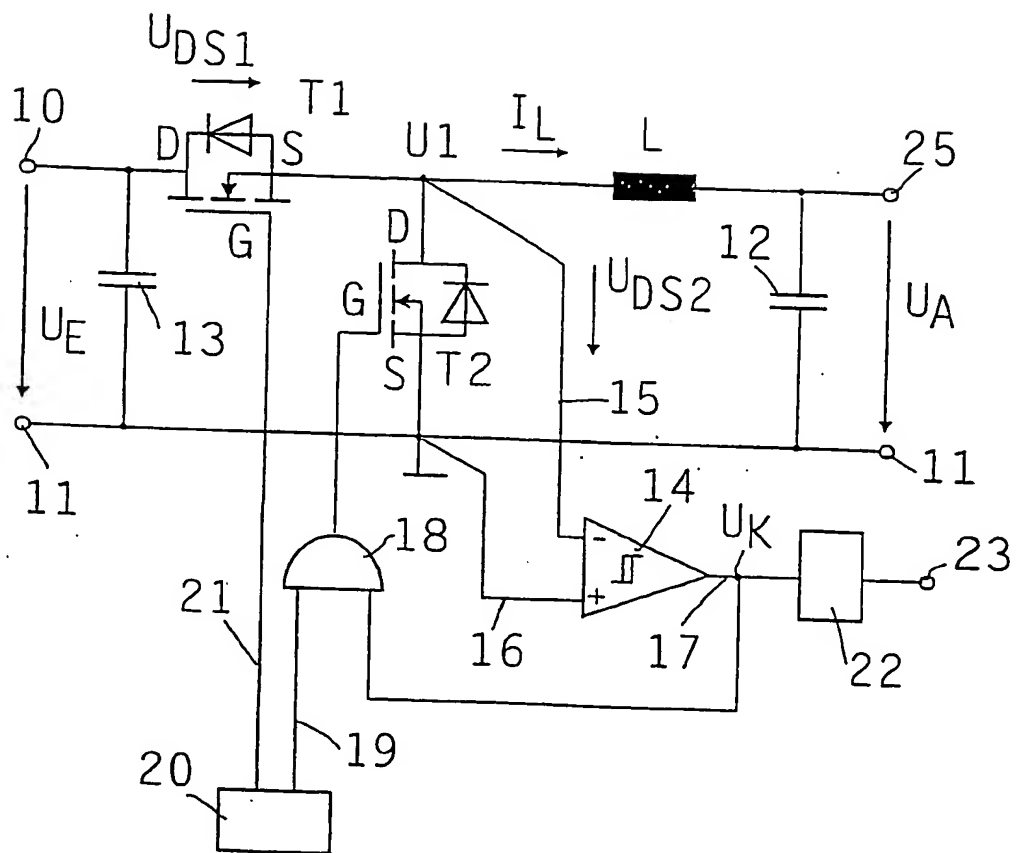


FIG. 1

2 / 2

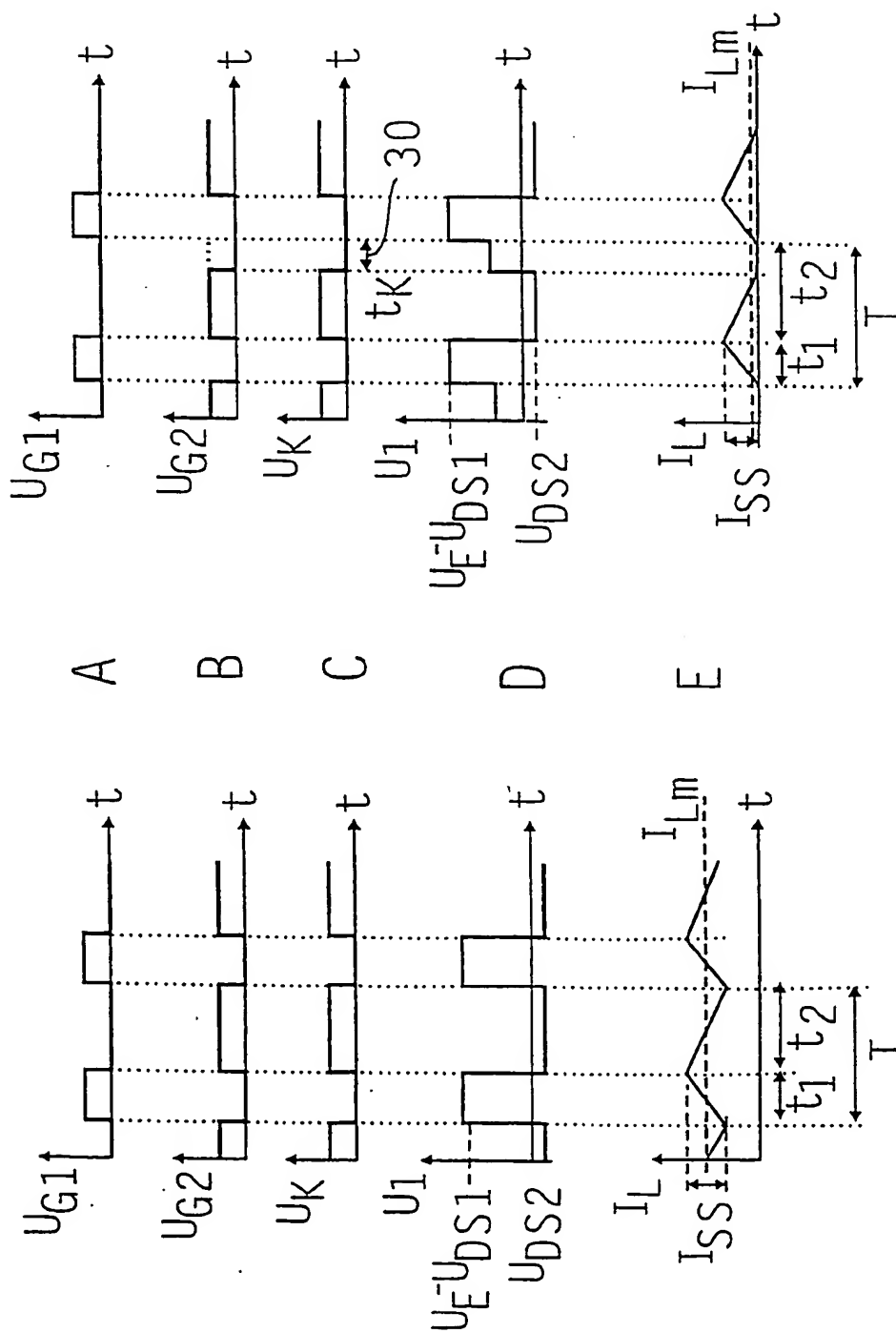


FIG. 3

FIG. 2

**PCT/DE 99/02810**

## INTERNATIONAL SEARCH REPORT

Int'l. Application No.  
PCT/DE 99/02810

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	BRUCE D. MOORE: "Synchronous rectification aids low-voltage power supplies" EDN - ELECTRICAL DESIGN NEWS, vol. 40, no. 9, 27 April 1995 (1995-04-27), pages 127-136, XP000519146 page 129, column 1, line 47 -page 130, column 2, line 21	1-10
X	BARRY ARBETTER ET AL.: "DC-DC converter design for battery-operated systems" IEEE, 12 June 1995 (1995-06-12), pages 103-109, XP000548393 page 104, column 1, line 38 -column 2, line 2; figure 3	1-10
X	JEFFREY D. SHERMAN ET AL.: "Synchronous rectification: improving the efficiency of buck converters." EDN, 14 March 1996 (1996-03-14), pages 111-118, XP000592125 figure 5	1-10
X	DE 196 25 844 A (INTERNATIONAL RECTIFIER CORP.) 16 January 1997 (1997-01-16) column 1, line 15 - line 19 column 1, line 62 -column 2, line 17 column 2, line 33 - line 55	1
A	US 5 430 366 A (RICARDO ERCKERT ET AL.) 4 July 1995 (1995-07-04) abstract figure 1 column 1, line 58 -column 2, line 2	2
A	EP 0 765 021 A (MAGNETI MARELLI S.P.A.) 26 March 1997 (1997-03-26) column 3, line 8 - line 41 figure 2	8,9

# INTERNATIONAL SEARCH REPORT

Information on patent family members

Int l Application No

PCT/DE 99/02810

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5731694	A	24-03-1998	US 5481178 A	02-01-1996
			US 5994885 A	30-11-1999
			DE 69420430 D	07-10-1999
			DE 69420430 T	25-11-1999
			DE 617501 T	13-07-1995
			EP 0617501 A	28-09-1994
			JP 6303766 A	28-10-1994
			SG 43872 A	14-11-1997 -
US 4672303	A	09-06-1987	CA 1278339 A	27-12-1990
			DE 3783684 A	04-03-1993
			EP 0257403 A	02-03-1988
			JP 1963459 C	25-08-1995
			JP 6097838 B	30-11-1994
			JP 63059763 A	15-03-1988
DE 19625844	A	16-01-1997	FR 2736771 A	17-01-1997
			IT MI961441 A	12-01-1998
			JP 9028076 A	28-01-1997
US 5430366	A	04-07-1995	DE 4215980 A	18-11-1993
			DE 59303297 D	29-08-1996
			EP 0570821 A	24-11-1993
EP 765021	A	26-03-1997	IT T0950740 A	19-03-1997

# INTERNATIONALER RECHERCHENBERICHT

Int. Sonstige Abkürzungen  
PCT/DE 99/02810

<b>A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES</b> IPK 7 H02M3/158		
Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK		
<b>B. RECHERCHIERTE GEBIETE</b> Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 7 H02M		
Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)		
<b>C. ALS WESENTLICH ANGESEHENE UNTERLAGEN</b>		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 731 694 A (MILTON E. WILCOX ET AL.) 24. März 1998 (1998-03-24) Abbildung 8 Spalte 5, Zeile 25 - Zeile 36 Spalte 6, Zeile 6 - Zeile 9 Spalte 14, Zeile 1 - Zeile 15 Spalte 14, Zeile 57 - Spalte 15, Zeile 5	1-10
X	US 4 672 303 A (STEPHEN F. NEWTON) 9. Juni 1987 (1987-06-09) Zusammenfassung Spalte 1, Zeile 50 - Zeile 55 Spalte 4, Zeile 3 - Zeile 28	1-10
-/-		
<div style="display: flex; justify-content: space-between;"> <div> <input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen                         </div> <div> <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie                         </div> </div>		
<div style="display: flex;"> <div style="flex: 1;"> <p>* Besondere Kategorien von angegebenen Veröffentlichungen :</p> <p>"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist</p> <p>"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist</p> <p>"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)</p> <p>"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht</p> <p>"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist</p> </div> <div style="flex: 1;"> <p>"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist</p> <p>"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden</p> <p>"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist</p> <p>"Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist</p> </div> </div>		
Datum des Abschlusses der Internationalen Recherche  <b>1. Februar 2000</b>		Abendedatum des internationalen Recherchenberichts  <b>18/02/2000</b>
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentkanal 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 661 epo nl, Fax (+31-70) 340-3018		Bevollmächtigter Bediensteter  <b>Lund, M</b>

## INTERNATIONALER RECHERCHENBERICHT

Internationales Abkürzungszeichen

PCT/DE 99/02810

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	BRUCE D. MOORE: "Synchronous rectification aids low-voltage power supplies" EDN - ELECTRICAL DESIGN NEWS, Bd. 40, Nr. 9, 27. April 1995 (1995-04-27), Seiten 127-136, XP000519146 Seite 129, Spalte 1, Zeile 47 -Seite 130, Spalte 2, Zeile 21	1-10
X	BARRY ARBETTER ET AL.: "DC-DC converter design for battery-operated systems" IEEE, 12. Juni 1995 (1995-06-12), Seiten 103-109, XP000548393 Seite 104, Spalte 1, Zeile 38 -Spalte 2, Zeile 2; Abbildung 3	1-10
X	JEFFREY D. SHERMAN ET AL.: "Synchronous rectification: improving the efficiency of buck converters." EDN, 14. März 1996 (1996-03-14), Seiten 111-118, XP000592125 Abbildung 5	1-10
X	DE 196 25 844 A (INTERNATIONAL RECTIFIER CORP.) 16. Januar 1997 (1997-01-16) Spalte 1, Zeile 15 - Zeile 19 Spalte 1, Zeile 62 -Spalte 2, Zeile 17 Spalte 2, Zeile 33 - Zeile 55	1
A	US 5 430 366 A (RICARDO ERCKERT ET AL.) 4. Juli 1995 (1995-07-04) Zusammenfassung Abbildung 1 Spalte 1, Zeile 58 -Spalte 2, Zeile 2	2
A	EP 0 765 021 A (MAGNETI MARELLI S.P.A.) 26. März 1997 (1997-03-26) Spalte 3, Zeile 8 - Zeile 41 Abbildung 2	8,9

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 99/02810

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5731694 A	24-03-1998	US 5481178 A	02-01-1996
		US 5994885 A	30-11-1999
		DE 69420430 D	07-10-1999
		DE 69420430 T	25-11-1999
		DE 617501 T	13-07-1995
		EP 0617501 A	28-09-1994
		JP 6303766 A	28-10-1994
		SG 43872 A	14-11-1997
US 4672303 A	09-06-1987	CA 1278339 A	27-12-1990
		DE 3783684 A	04-03-1993
		EP 0257403 A	02-03-1988
		JP 1963459 C	25-08-1995
		JP 6097838 B	30-11-1994
		JP 63059763 A	15-03-1988
DE 19625844 A	16-01-1997	FR 2736771 A	17-01-1997
		IT MI961441 A	12-01-1998
		JP 9028076 A	28-01-1997
US 5430366 A	04-07-1995	DE 4215980 A	18-11-1993
		DE 59303297 D	29-08-1996
		EP 0570821 A	24-11-1993
EP 765021 A	26-03-1997	IT T0950740 A	19-03-1997



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**